

П. Н. Бибило, Н. А. Авдеев

МОДЕЛИРОВАНИЕ
и
ВЕРИФИКАЦИЯ
ЦИФРОВЫХ СИСТЕМ
НА ЯЗЫКЕ
— VHDL —



URSS

Оглавление

Введение	5
Глава 1. Алгоритмическое проектирование цифровых систем	8
1.1. Основные понятия	8
1.2. Расширение возможностей проектирования цифровых систем при использовании стандарта VHDL '2008	19
Упражнения.....	50
Глава 2. Моделирование проектов в системе Questa Sim	52
2.1. Краткая характеристика системы Questa Sim	52
2.2. Создание и моделирование проекта цифровой системы	53
Упражнения.....	72
Глава 3. Тестирующие программы	73
3.1. Структура тестирующей программы	73
3.2. Задание тестирующих наборов в тестирующей программе	74
3.3. Генерация тестирующих наборов	77
3.4. Задание тестирующих наборов в файлах	81
3.5. Моделирование с проверкой ожидаемых реакций.....	85
Упражнения.....	93
Глава 4. Моделирование с покрытием VHDL-кода.....	95
4.1. Виды покрытия VHDL-кода	95
4.2. Маршрут моделирования с покрытием кода	97
4.3. Покрытие выражений и условных переходов.....	108
4.4. Покрытие автомата.....	124
Упражнения.....	141
Глава 5. Моделирование и верификация с использованием утверждений	142
5.1. Маршрут моделирования с PSL-операторами	143
5.2. Язык PSL	157

5.3. Логические операторы и последовательности в языке PSL	171
5.4. Временные операторы языка PSL	201
5.5. Верификационные блоки и встроенные функции	228
Упражнения.....	236
Глава 6. Тестирующие программы для функциональной верификации	245
6.1. Методология OS-VVM	245
6.2. Генерация псевдослучайных тестов и функциональное покрытие	252
6.3. Описание процедур и функций VHDL-пакета <i>RandomPkg</i>	270
Упражнения.....	293
Глава 7. Пример комплексной верификации	294
7.1. Верификация с использованием ассертов и псевдослучайных последовательностей.....	294
7.2. Верификация с использованием покрытия кода.....	312
Упражнения.....	324
Заключение	326
Литература	327
Список сокращений	329
Ответы, указания, решения.....	331
Приложение 1. Ключевые слова языка PSL.....	338
Приложение 2. Операторы над последовательностями.....	339
Приложение 3. Встроенные PSL-функции.....	341